

DIFFERENTIAL AMPLIFIER AND LIMITER AMPLIFIER

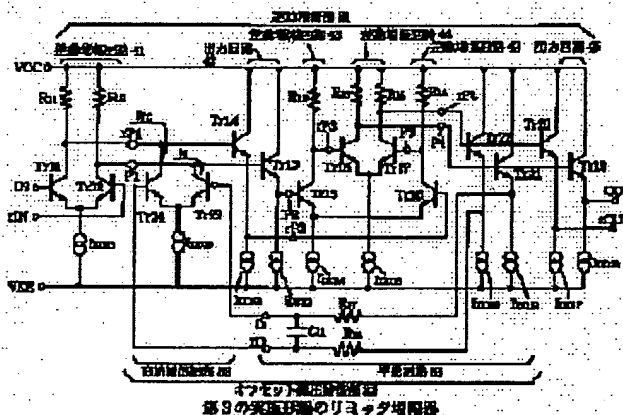
Patent number: JP10126183
 Publication date: 1998-05-15
 Inventor: MAEDA MASAOKI
 Applicant: OKI ELECTRIC IND CO LTD
 Classification:
 - international: H03G11/00; H03F3/34; H03F3/45
 - european:
 Application number: JP19960277661 19961021
 Priority number(s):

Report a data error here

Abstract of JP10126183

PROBLEM TO BE SOLVED: To surely compensate a DC offset voltage or a wide frequency.

SOLUTION: Differential amplifier circuits 41, 43, 44 are connected in cascade through DC couplings. A smoothing circuit 51 smoothes a noninverting amplified signal outputted at a terminal P4 by using a smoothing resistor R17 and a smoothing capacitor C11, provides an output of a mean DC voltage Vp4 of the noninverting amplified signal to a terminal D as a detected voltage Vd and smoothes an inverting amplified signal outputted at a terminal rP4 by using a smoothing resistor R18 and the smoothing capacitor C11, provides an output of a mean DC voltage Vrp4 of the inverting amplified signal to a terminal rD as a detected voltage Vrd. A DC compensation circuit 52 applies differential adjustment to compensation currents Ic, Irc, so that the voltages Vp4 and Vrp4 are equal to each other to compensate for the DC offset voltage. For example, in the case of $V_{p4} > V_{rp4}$ ($V_d > V_{rd}$), the current Ic is increased to decrease the mean DC voltage Vp1 at the terminal P1 and to decrease the Irc, thereby increasing the mean DC voltage Vrp1 at the terminal rP1.



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-126183

(43)公開日 平成10年(1998) 5月15日

(51)Int.Cl.⁹ 識別記号

H 0 3 G 11/00

H 0 3 F 3/34

3/45

F I

H 0 3 G 11/00

H 0 3 F 3/34

3/45

B

A

Z

審査請求 未請求 請求項の数 7 O L (全 10 頁)

(21)出願番号 特願平8-277661

(22)出願日 平成8年(1996)10月21日

(71)出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72)発明者 前田 正明

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

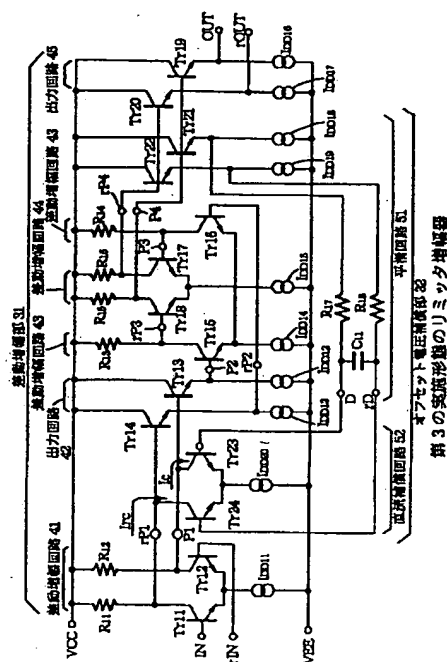
(74)代理人 弁理士 前田 実

(54)【発明の名称】 差動増幅器およびリミッタ増幅器

(57)【要約】

【課題】 広い周波数で直流オフセット電圧を確実に補償する。

【解決手段】 差動増幅回路41、43、44は直流結合で従属接続されている。平滑回路51は、端子P4に出力された正相増幅信号を平滑抵抗R17および平滑コンデンサC11により平滑し、正相増幅信号の平均直流電圧 V_{p4} を検出電圧 V_d として端子Dに出力し、また端子rP4に出力された逆相増幅信号を平滑抵抗R18および平滑コンデンサC11により平滑し、逆相増幅信号の平均直流電圧 V_{rp4} を検出電圧 V_{rd} として端子rDに出力する。直流補償回路52は、 V_{p4} と V_{rp4} が等しくなるように、補償電流 I_c および I_{rc} を差動調整し、直流オフセット電圧を補償する。例えば $V_{p4} > V_{rp4}$ ($V_d > V_{rd}$) の場合には、 I_c を増加させて端子P1の平均直流電圧 V_{p1} を降下させ、また I_{rc} を減少させて端子rP1の平均直流電圧 V_{rp1} を上昇させる。



【特許請求の範囲】

【請求項1】 正相増幅信号および逆相増幅信号を正相出力端子および逆相出力端子から差動出力する差動増幅回路と、

前記正相増幅信号の平均直流電圧および前記逆相増幅信号の平均直流電圧を検出する平滑回路と、

前記2つの平均直流電圧が等しくなるように、前記正相出力端子および前記逆相出力端子から引き込む直流電流あるいはこれらの端子に流し込む直流電流を調整する直流補償回路とを有することを特徴とする差動増幅器。

【請求項2】 前記差動増幅回路は、差動対をなす2つのトランジスタのそれぞれに対して負荷抵抗を接続し、この接続点をそれぞれ前記正相出力端子および前記逆相出力端子とするものであり、

前記直流補償回路は、

前記2つの平均直流電圧の差分電圧に応じて、前記負荷抵抗に流れる直流電流を差動調整するものであることを特徴とする請求項1記載の差動増幅器。

【請求項3】 前記平滑回路は、

制御電極が前記正相出力端子に接続され、第1電極が第1の定電圧源に接続された第1のトランジスタと、

制御電極が前記逆相出力端子に接続され、第1電極が前記第1の定電圧源に接続された第2のトランジスタと、

前記第1のトランジスタの第2電極と第2の定電圧源との間に設けられた第1の定電流源と、

前記第2のトランジスタの第2電極と前記第2の定電圧源との間に設けられた第2の定電流源と、

第1電極を前記正相増幅信号の平均直流電圧を検出する正相検出端子とし、第2電極を前記逆相増幅信号の平均直流電圧を検出する逆相検出端子とする平滑コンデンサと、

第1電極が前記第1のトランジスタの前記第2電極に接続され、第2電極が前記正相検出端子に接続された第1の平滑抵抗と、

第1電極が前記第2のトランジスタの前記第2電極に接続され、第2電極が前記逆相検出端子に接続された第2の平滑抵抗とを有し、

前記直流補償回路は、

制御電極が前記正相検出端子に接続され、第1電極が前記正相出力端子に接続された第3のトランジスタと、

制御電極が前記逆相検出端子に接続され、第1電極が前記逆相出力端子に接続され、第2電極が前記第3のトランジスタの第2電極に接続された第4のトランジスタと、

前記第4のトランジスタの前記第2電極と前記第2の定電圧源との間に設けられた第3の定電流源とを有することを特徴とする請求項1または2に記載の差動増幅器。

【請求項4】 正相増幅信号および逆相増幅信号を正相出力端子および逆相出力端子から差動出力する複数の差動増幅回路を、多段従属接続してなる差動増幅回路列

と、

前記差動増幅回路列の最終段の差動増幅回路における正相増幅信号の平均直流電圧および逆相増幅信号の平均直流電圧を検出する平滑回路と、

前記最終段の差動増幅回路における2つの平均直流電圧が等しくなるように、前記差動増幅器列の初段の差動増幅回路における正相出力端子および逆相出力端子から引き込む直流電流あるいはこれらの端子に流し込む直流電流を調整する直流補償回路とを有することを特徴とするリミッタ増幅器。

【請求項5】 前記初段の差動増幅回路は、

差動対をなす2つのトランジスタのそれぞれに対して負荷抵抗を接続し、この接続点をそれぞれ前記正相出力端子および前記逆相出力端子とするものであり、

前記直流補償回路は、

前記最終段の差動増幅回路における2つの平均直流電圧の差分電圧に応じて、前記初段の差動増幅回路における負荷抵抗に流れる直流電流を差動調整するものであることを特徴とする請求項4記載のリミッタ増幅器。

【請求項6】 前記平滑回路は、

制御電極が前記最終段の差動増幅回路の前記正相出力端子に接続され、第2電極が前記第1の定電圧源に接続された第1のトランジスタと、

制御電極が前記最終段の差動増幅回路の前記正相出力端子に接続され、第2電極が前記第1の定電圧源に接続された第2のトランジスタと、

前記第1のトランジスタの第2電極と前記第2の定電圧源との間に設けられた第1の定電流源と、

前記第2のトランジスタの第2電極と前記第2の定電圧源との間に設けられた第2の定電流源と、

第1電極を前記最終段の差動増幅回路における正相増幅信号の平均直流電圧を検出する正相検出端子とし、第2電極を前記最終段の差動増幅回路における逆相増幅信号の平均直流電圧を検出する逆相検出端子とする平滑コンデンサと、

第1電極が前記第1のトランジスタの前記第2電極に接続され、第2電極が前記正相検出端子に接続された第1の平滑抵抗と、

第1電極が前記第2のトランジスタの前記第2電極に接続され、第2電極が前記逆相検出端子に接続された第2の平滑抵抗とを有し、

前記直流補償回路は、

制御電極が前記正相検出端子に接続され、第1電極が前記初段の差動増幅回路の前記正相出力端子に接続された第3のトランジスタと、

制御電極が前記逆相検出端子に接続され、第1電極が前記初段の差動増幅回路の前記逆相出力端子に接続され、第2電極が前記第3のトランジスタの第2電極に接続された第4のトランジスタと、

前記第4のトランジスタの前記第2電極と前記第2の定

電圧源との間に設けられた第3の定電流源とを有することを特徴とする請求項4または5に記載のリミッタ増幅器

【請求項7】 請求項1ないし3のいずれかに記載の差動増幅器、あるいは請求項4ないし6のいずれかに記載のリミッタ増幅器を、多段従属接続したことを特徴とするリミッタ増幅器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は半導体装置等における差動増幅器および差動型のリミッタ増幅器に関する。

【0002】

【従来の技術】 差動増幅器においては、その差動対のベースエミッタ間電圧の不整合による直流オフセットの発生が避けられない。特に、微小入力信号を矩形波に再生するために、差動増幅器を多段従属接続して高利得を得る差動型のリミッタ増幅器では、直流オフセットの発生による悪影響が顕著で、再生波形のデューティ比の劣化や、位相偏差の発生等の問題が生じる。

【0003】 従来は、これらの問題を回避するため、多段従属接続される差動増幅器の段間を交流結合し、直流オフセット電圧を補償する構成、もしくはリミッタ増幅器の出力のピーク値を検出し、正相出力と逆相出力のピーク値が等しくなるように差動増幅器の参照電圧入力端子に直流帰還をかける構成をとっていた。

【0004】

【発明が解決しようとする課題】 しかしながら、上記従来の差動増幅器の段間を交流結合したリミッタ増幅器によって直流オフセット電圧の補償を行うと、その低域遮断特性により、増幅できる信号の低域側の周波数が制限されるといった問題があった。

【0005】 また、上記従来の出力ピーク値を検出して参照電圧入力端子に直流帰還をかけるリミッタ増幅器によると、参照電圧が外来雑音の影響によりゆらぎを生じ、このためリミッタ増幅器の出力にジッタが生じるといった問題があった。

【0006】 本発明はこのような従来の問題を解消し、増幅する信号の周波数制限がなく、また外来雑音の影響を受けることなく直流オフセット電圧を補償することができる差動増幅器およびリミッタ増幅器を提供することを目的とする。

【0007】

【課題を解決するための手段】 上記目的を達成するために本発明の請求項1記載の差動増幅器は、正相増幅信号および逆相増幅信号を正相出力端子および逆相出力端子から差動出力する差動増幅回路と、前記正相増幅信号の平均直流電圧および前記逆相増幅信号の平均直流電圧を検出する平滑回路と、前記2つの平均直流電圧が等しくなるように、前記正相出力端子および前記逆相出力端子から引き込む直流電流あるいはこれらの端子に流し込む

直流電流を調整する直流補償回路とを有することを特徴とする。

【0008】 請求項2記載の差動増幅器は、請求項1において、前記差動増幅回路は、差動対をなす2つのトランジスタのそれぞれに対して負荷抵抗を接続し、この接続点をそれぞれ前記正相出力端子および前記逆相出力端子とするものであり、前記直流補償回路は、前記2つの平均直流電圧の差分電圧に応じて、前記負荷抵抗に流れる直流電流を差動調整するものであることを特徴とする。

【0009】 請求項3記載の差動増幅器は、請求項1または2において、前記平滑回路は、制御電極が前記正相出力端子に接続され、第1電極が第1の定電圧源に接続された第1のトランジスタと、制御電極が前記逆相出力端子に接続され、第1電極が前記第1の定電圧源に接続された第2のトランジスタと、前記第1のトランジスタの第2電極と第2の定電圧源との間に設けられた第1の定電流源と、前記第2のトランジスタの第2電極と前記第2の定電圧源との間に設けられた第2の定電流源と、第1電極を前記正相増幅信号の平均直流電圧を検出する正相検出端子とし、第2電極を前記逆相増幅信号の平均直流電圧を検出する逆相検出端子とする平滑コンデンサと、第1電極が前記第1のトランジスタの前記第2電極に接続され、第2電極が前記正相検出端子に接続された第1の平滑抵抗と、第1電極が前記第2のトランジスタの前記第2電極に接続され、第2電極が前記逆相検出端子に接続された第2の平滑抵抗とを有し、前記直流補償回路は、制御電極が前記正相検出端子に接続され、第1電極が前記正相出力端子に接続された第3のトランジスタと、制御電極が前記逆相検出端子に接続され、第1電極が前記逆相出力端子に接続され、第2電極が前記第3のトランジスタの第2電極に接続された第4のトランジスタと、前記第4のトランジスタの前記第2電極と前記第2の定電圧源との間に設けられた第3の定電流源とを有することを特徴とする。

【0010】 次に、本発明の請求項4記載のリミッタ増幅器は、正相増幅信号および逆相増幅信号を正相出力端子および逆相出力端子から差動出力する複数の差動増幅回路を、多段従属接続してなる差動増幅回路列と、前記差動増幅回路列の最終段の差動増幅回路における正相増幅信号の平均直流電圧および逆相増幅信号の平均直流電圧を検出する平滑回路と、前記最終段の差動増幅回路における2つの平均直流電圧が等しくなるように、前記差動増幅器列の初段の差動増幅回路における正相出力端子および逆相出力端子から引き込む直流電流あるいはこれらの端子に流し込む直流電流を調整する直流補償回路とを有することを特徴とする。

【0011】 請求項5記載のリミッタ回路は、請求項4において、前記初段の差動増幅回路は、差動対をなす2つのトランジスタのそれぞれに対して負荷抵抗を接続

し、この接続点をそれぞれ前記正相出力端子および前記逆相出力端子とするものであり、前記直流補償回路は、前記最終段の差動増幅回路における2つの平均直流電圧の差分電圧に応じて、前記初段の差動増幅回路における負荷抵抗に流れる直流電流を差動調整するものであることを特徴とする。

【0012】請求項6記載のリミッタ回路は、請求項4または5において、前記平滑回路は、制御電極が前記最終段の差動増幅回路の前記正相出力端子に接続され、第2電極が前記第1の定電圧源に接続された第1のトランジスタと、制御電極が前記最終段の差動増幅回路の前記正相出力端子に接続され、第2電極が前記第1の定電圧源に接続された第2のトランジスタと、前記第1のトランジスタの第2電極と前記第2の定電圧源との間に設けられた第1の定電流源と、前記第2のトランジスタの第2電極と前記第2の定電圧源との間に設けられた第2の定電流源と、第1電極を前記最終段の差動増幅回路における正相増幅信号の平均直流電圧を検出する正相検出端子とし、第2電極を前記最終段の差動増幅回路における逆相増幅信号の平均直流電圧を検出する逆相検出端子とする平滑コンデンサと、第1電極が前記第1のトランジスタの前記第2電極に接続され、第2電極が前記正相検出端子に接続された第1の平滑抵抗と、第1電極が前記第2のトランジスタの前記第2電極に接続され、第2電極が前記逆相検出端子に接続された第2の平滑抵抗とを有し、前記直流補償回路は、制御電極が前記正相検出端子に接続され、第1電極が前記初段の差動増幅回路の前記正相出力端子に接続された第3のトランジスタと、制御電極が前記逆相検出端子に接続され、第1電極が前記初段の差動増幅回路の前記逆相出力端子に接続され、第2電極が前記第3のトランジスタの第2電極に接続された第4のトランジスタと、前記第4のトランジスタの前記第2電極と前記第2の定電圧源との間に設けられた第3の定電流源とを有することを特徴とする。

【0013】また、本発明の請求項7記載のリミッタ増幅器は、請求項1ないし3のいずれかに記載の差動増幅器、あるいは請求項4ないし6のいずれかに記載のリミッタ増幅器を、多段従属接続したことを特徴とする。

【0014】

【発明の実施の形態】

第1の実施形態

図1は本発明の第1の実施形態を示す差動増幅器の回路図である。この差動増幅器は、例えば半導体装置において用いられ、差動増幅部1とオフセット電圧補償部2によって構成される。

【0015】まず差動増幅部1の構成を説明する。差動増幅部1は、差動入力信号を増幅する差動増幅回路11と、この差動増幅信号を外部に出力する出力回路12とを有する。

【0016】差動増幅回路11は、ベース電極を正相入

力端子INとし、コレクタ電極を逆相出力端子rPとするnpn型トランジスタTr1と、エミッタ電極の共通接続によりトランジスタTr1と差動対をなし、ベース電極を逆相入力端子rINとし、コレクタ電極を正相出力端子Pとするnpn型トランジスタTr2と、トランジスタTr1のコレクタ電極と正の定電圧源VCCとの間に設けられた負荷抵抗R1と、トランジスタTr2のコレクタ電極と定電圧源VCCとの間に設けられた負荷抵抗R2と、トランジスタTr1およびTr2の共通エミッタ電極と負の定電圧源VEEとの間に設けられた定電流源IDD1とを有する。この差動増幅回路11は、差動入力端子IN、rINに外部から入力される差動入力信号を増幅し、その正相増幅信号を正相出力端子Pから出力し、その逆相増幅信号を逆相出力端子rPから出力する。ここで、負荷抵抗R1とR2の抵抗値は等しいものとする。

【0017】出力回路12は、ベース電極が差動増幅回路11の正相出力端子Pに接続され、コレクタ電極が定電圧源VCCに接続され、エミッタ電極を正相出力端子OUTとするnpn型トランジスタTr3と、ベース電極が差動増幅回路11の逆相出力端子rPに接続され、コレクタ電極が定電圧源VCCに接続され、エミッタ電極を逆相出力端子rOUTとするnpn型トランジスタTr4と、正相出力端子OUTと定電圧源VEEとの間に設けられた定電流源IDD2と、逆相出力端子rOUTと定電圧源VEEとの間に設けられた定電流源IDD3とを有する。トランジスタTr3と定電流源IDD2とは、正相増幅信号の出力回路を構成し、またトランジスタTr4と定電流源IDD3は、逆相増幅信号の出力回路を構成している。ここで、トランジスタTr3とTr4の電気的特性、および定電流源IDD2とIDD3の電気的特性は、それぞれ同じであるものとする。

【0018】次にオフセット電圧補償部2の構成を説明する。オフセット電圧補償部2は、正相出力端子Pの平均直流電圧（以下、正相平均直流電圧と称する）および逆相出力端子rPの平均直流電圧（以下、逆相平均直流電圧と称する）をそれぞれ検出する平滑回路21と、正相平均直流電圧と逆相平均直流電圧が等しくなるように、差動増幅回路11の負荷抵抗R1およびR2に流れる直流電流を差動調整する直流補償回路22とを有する。

【0019】平滑回路21は、ベース電極（制御電極）が正相出力端子Pに接続され、コレクタ電極（第1電極）が定電圧源VCC（第1の定電圧源）に接続されたnpn型トランジスタTr5（第1のトランジスタ）と、ベース電極が逆相出力端子rPに接続され、コレクタ電極が定電圧源VCCに接続されたnpn型トランジスタTr6（第2のトランジスタ）と、トランジスタTr5のエミッタ電極（第2電極）と定電圧源VEE（第2の定電圧源）との間に設けられた定電流源IDD4

(第1の定電流源)と、トランジスタTr6のエミッタ電極と定電圧源VEEとの間に設けられた定電流源IDD5(第2の定電流源)と、第1電極がトランジスタTr5のエミッタ電極に接続された平滑抵抗R3(第1の平滑抵抗)と、第1電極がトランジスタTr6のエミッタ電極に接続された平滑抵抗R4(第2の平滑抵抗)と、第1電極が平滑抵抗R3の第2電極に接続され、第2電極が平滑抵抗R4の第2電極に接続された平滑コンデンサC1とを有する。平滑コンデンサC1の第1電極には、正相平均直流電圧(厳密には、Tr5におけるベース-エミッタ間の電圧降下等があるので、平均直流電圧に対応する直流電圧である)が現れ、また平滑コンデンサC1の第2電極には、逆相平均直流電圧(厳密には平均直流電圧に対応する直流電圧)が現れる。平滑コンデンサC1の第1電極を正相検出端子D、第2電極を逆相検出端子rDとする。ここで、トランジスタTr5とTr6の電気的特性、および定電流源IDD4とIDD5の電気的特性は、それぞれ同じであるものとする。また抵抗R1とR2の抵抗値は等しいものとする。

【0020】直流補償回路22は、ベース電極が平滑回路21の正相検出端子Dに接続され、コレクタ電極が差動増幅回路11の正相出力端子Pに接続されたnpn型トランジスタTr7(第3のトランジスタ)と、エミッタ電極の共通接続によりトランジスタTr7と差動対をなし、ベース電極が逆相検出端子rDに接続され、コレクタ電極が逆相出力端子rPに接続されたnpn型トランジスタTr8(第4のトランジスタ)と、トランジスタTr7およびTr8の共通エミッタ電極と定電圧源VEEとの間に設けられた定電流源IDD6(第3の定電流源)とを有する。トランジスタTr7とTr8は、正相検出端子Dと逆相検出端子rDの差分電圧(正相平均直流電圧と逆相平均直流電圧との差分電圧)に応じて、負荷抵抗R1に流れる直流電流と負荷抵抗R2に流れる直流電流とを可変する。

【0021】次に、この差動増幅器の動作を説明する。図1において、正相平均直流電圧(正相出力端子Pの平均直流電圧)をVp、逆相平均直流電圧(逆相出力端子rPの平均直流電圧)をVrpとし、正相検出端子Dの端子電圧をVd、逆相検出端子rDの端子電圧をVrdとする。また負荷抵抗R1に流れる平均直流電流をIr1、負荷抵抗R2に流れる平均直流電流をIr2、トランジスタTr1に流れる平均直流電流をIt1、トランジスタTr2に流れる平均直流電流をIt2、トランジスタTr7に流れる電流をIc(以下、正相補償電流と称する)、トランジスタTr8に流れる電流をIrc(以下、逆相補償電流と称する)とする。Ir1=It1+Irc、Ir2=It2+Icであり、また

$$V_p = V_{CC} - R_2 \times I_{r2} = V_{CC} - R_2 (I_{t2} + I_c)$$

$$V_{rp} = V_{CC} - R_1 \times I_{r1} = V_{CC} - R_1 (I_{t1} + I_{rc})$$

+Irc)

である。またトランジスタTr3~Tr6のベース-エミッタ間の降下電圧をともにVbeとする。

【0022】図1に示す差動増幅回路11のトランジスタTr1とTr2の電気的特性が整合していない場合には、直流オフセット電圧ΔVが発生し、差動増幅回路11が単体で存在し、差動入力端子IN、rINに信号入力が入力されていないときでも(入力端子INとrINの端子電圧が同じであるときでも)、正相出力端子Pの端子電圧と逆相出力端子rPの端子電圧は等しくならず上記のΔVだけ異なる。

【0023】図1において、正弦波の差動信号が差動入力端子INおよびrINに入力されると、差動増幅回路11はこれを増幅して差動出力端子PおよびrPに出力する。正相増幅信号をvpとすると、正相出力端子Pの端子電圧はVp+vp、逆相出力端子rPの端子電圧はVrp-vpとなる。このとき、正相平均直流電圧Vpと逆相平均直流電圧Vrpは上記の直流オフセット電圧ΔVにより等しくならない(補償電流IcとIrcが等しいときにはΔVだけ異なる値となる)。このVpとVrpのずれは、オフセット電圧補償部2によって補償される。

【0024】オフセット電圧補償部2において、平滑回路21は、上記の正相平均直流電圧Vpおよび逆相平均直流電圧Vrpを検出する。すなわち、トランジスタTr5のエミッタ電極における信号Vp+vp-Vbeは、平滑抵抗R3および平滑コンデンサC1により平滑され、正相検出電圧VdはVp-Vbeとなる。またトランジスタTr6のエミッタ電極における信号Vp-vp-Vbeは、平滑抵抗R4および平滑コンデンサC1により平滑され、逆相検出電圧VrdはVrp-Vbeとなる。

【0025】直流補償回路22は、正相平均直流電圧Vpと逆相平均直流電圧Vrpが等しくなるように、正相補償電流Icおよび逆相補償電流Ircを調整して直流オフセット電圧ΔVを補償する。すなわち、Vp>Vrpの場合には、Vd>Vrdとなるので、正相補償電流Icを増加させ、逆相補償電流Ircを減少させる。これにより、負荷抵抗R2の平均直流電流Ir2が増加してVpが低下し、負荷抵抗R1の平均直流電流Ir1が減少してVrpが上昇し、VpとVrpは等しくなる(厳密には、VpはVrpよりも僅かに大きくなるが、負荷抵抗R1とR2の抵抗値およびトランジスタTr7およびTr8の電流増幅率を適度に設定することによりVp=Vrpとみなすことができる)。また逆にVp<Vrpの場合には、Vd<Vrdとなるので、正相補償電流Icを減少させ、逆相補償電流Ircを増加させる。これにより、Ir2が減少してVpが上昇し、Ir1が増加してVrpが低下し、VpとVrpは等しくなる。尚、トランジスタTr7とTr8の電気的特性は必

ずしも整合している必要はない。以上の直流オフセット電圧補償動作により、出力回路12の差動出力端子OUT、rOUTからは平均直流電圧が等しい差動増幅信号が出力される。すなわち正相出力端子OUTからは正相増幅信号 $(V_p - V_{be}) + v_p$ が出力され、逆相出力端子rOUTからは逆相増幅信号 $(V_p - V_{be}) - v_p$ が出力される。

【0026】このように第1の実施形態の差動増幅器によれば、平滑回路21により正相平均直流電圧 V_p および逆相平均直流電圧 V_{rp} を検出し、直流補償回路22により V_p と V_{rp} の差分電圧に応じて負荷抵抗R1およびR2に流れる直流電流を差動調整することにより、外来雑音の影響を受けることなく高精度に直流オフセット電圧を補償することができる。

【0027】第2の実施形態

図2は本発明の第2の実施形態を示すリミッタ増幅器の回路図であり、3つの差動増幅器DA1~DA3を直流結合により多段従属接続したものである。このリミッタ増幅器は、例えば半導体装置において用いられる。

【0028】図2において、差動増幅器DA1~DA3は、それぞれ図1に示す差動増幅器と同じ構成を有する。各差動増幅器は、それぞれ図1に示すオフセット電圧補償部2と同一構成のオフセット電圧補償部を有しており、このオフセット電圧補償部による直流オフセット電圧の補償動作により、各差動増幅器から出力される正相増幅信号と逆相増幅信号の平均直流電圧は等しい。

【0029】このように第2の実施形態のリミッタ増幅器によれば、上記第1の実施形態の差動増幅器を直流結合で多段従属接続することにより、外来雑音の影響を受けることなく、かつ低周波数側に制限を受けることなく直流オフセット電圧を高精度に補償することができる。

【0030】尚、図2には差動増幅器の従属接続段数が3段の場合を示したが、従属接続段数はこれに限定されないことは言うまでもない。

【0031】第3の実施形態

図3は本発明の第3の実施形態を示すリミッタ増幅器の回路図である。このリミッタ増幅器は、例えば半導体装置において用いられ、差動増幅部31とオフセット電圧補償部32によって構成される。

【0032】まず差動増幅部31の構成を説明する。差動増幅部31は、差動入力信号を増幅する差動増幅回路41と、この差動増幅信号を中継する出力回路42と、出力回路42からの差動信号を増幅する差動増幅回路43と、差動増幅回路43の差動増幅信号を増幅する差動増幅回路44と、差動増幅回路44の差動増幅信号を外部に出力する出力回路45とを有する。すなわち差動増幅部31は、差動増幅回路41を初段、差動増幅回路44を最終段として3つの差動増幅回路を多段従属接続したものである。

【0033】差動増幅回路41は、ベース電極を正相入

力端子INとし、コレクタ電極を逆相出力端子rP1とするnpn型トランジスタTr11と、エミッタ電極の共通接続によりトランジスタTr11と差動対をなし、ベース電極を逆相入力端子rINとし、コレクタ電極を正相出力端子Pとするnpn型トランジスタTr12と、トランジスタTr11のコレクタ電極と正の定電圧源VCCとの間に設けられた負荷抵抗R11と、トランジスタTr12のコレクタ電極と定電圧源VCCとの間に設けられた負荷抵抗R12と、トランジスタTr11およびTr12の共通エミッタ電極と負の定電圧源VEEとの間に設けられたされた定電流源IDD11とを有する。ここで、負荷抵抗R11とR12の抵抗値は等しいものとする。

【0034】出力回路42は、ベース電極が差動増幅回路41の正相出力端子P1に接続され、コレクタ電極が定電圧源VCCに接続され、エミッタ電極を正相出力端子P2とするnpn型トランジスタTr13と、ベース電極が差動増幅回路41の逆相出力端子rP1に接続され、コレクタ電極が定電圧源VCCに接続され、エミッタ電極を逆相出力端子rP2とするnpn型トランジスタTr14と、正相出力端子P2と定電圧源VEEとの間に設けられた定電流源IDD12と、逆相出力端子rP2と定電圧源VEEとの間に設けられた定電流源IDD13とを有する。ここで、トランジスタTr13とTr14の電気的特性、および定電流源IDD12とIDD13の電気的特性は、それぞれ同じであるものとする。

【0035】差動増幅回路43は、差動増幅回路41と同じ構成であり、ベース電極が出力回路42の正相出力端子P2に接続され、コレクタ電極を逆相出力端子rP3とするnpn型トランジスタTr15と、ベース電極が出力回路42の逆相出力端子rP2に接続され、コレクタ電極を正相出力端子P3とするnpn型トランジスタTr16と、負荷抵抗R13およびR14と、定電流源IDD14とを有する。ここで、負荷抵抗R13とR14の抵抗値は等しいものとする。

【0036】差動増幅回路44も、差動増幅回路41、43と同じ構成であり、ベース電極が差動増幅回路43の正相出力端子P3に接続され、コレクタ電極を逆相出力端子rP4とするnpn型トランジスタTr17と、ベース電極が差動増幅回路43の逆相出力端子rP3に接続され、コレクタ電極を正相出力端子P4とするnpn型トランジスタTr18と、負荷抵抗R15およびR16と、定電流源IDD15とを有する。ここで、負荷抵抗R15とR16の抵抗値は等しいものとする。

【0037】出力回路45は、出力回路42と同じ構成であり、ベース電極が差動増幅回路43の正相出力端子P4に接続され、エミッタ電極を正相出力端子OUTとするnpn型トランジスタTr19と、ベース電極が差動増幅回路43の逆相出力端子rP4に接続され、エミ

ッタ電極を逆相出力端子 $rOUT$ とする npn 型トランジスタ $Tr20$ と、定電流源 $IDD16$ および $IDD17$ とを有する。ここで、トランジスタ $Tr19$ と $Tr20$ の電気的特性、および定電流源 $IDD16$ と $IDD17$ の電気的特性は、それぞれ同じであるものとする。

【0038】次にオフセット電圧補償部32の構成を説明する。オフセット電圧補償部32は、最終段の差動増幅回路44の正相平均直流電圧および逆相平均直流電圧をそれぞれ検出する平滑回路51と、差動増幅回路43の正相平均直流電圧と逆相平均直流電圧が等しくなるように、初段の差動増幅回路41の負荷抵抗 $R11$ および $R12$ に流れる直流電流を差動調整する直流補償回路52とを有し、各差動増幅回路で発生する直流オフセット電圧をリミッタ増幅器内部で補償する。

【0039】平滑回路51は、ベース電極（制御電極）が正相出力端子 $P4$ に接続され、コレクタ電極（第1電極）が定電圧源 VCC （第1の定電圧源）に接続された npn 型トランジスタ $Tr21$ （第1のトランジスタ）と、ベース電極が逆相出力端子 $rP4$ に接続され、コレクタ電極が定電圧源 VCC に接続された npn 型トランジスタ $Tr22$ （第2のトランジスタ）と、トランジスタ $Tr21$ のエミッタ電極（第2電極）と定電圧源 VEE （第2の定電圧源）との間に設けられた定電流源 $ID18$ （第1の定電流源）と、トランジスタ $Tr22$ のエミッタ電極と定電圧源 VEE との間に設けられた定電流源 $ID19$ （第2の定電流源）と、第1電極がトランジスタ $Tr21$ のエミッタ電極に接続された平滑抵抗 $R17$ （第1の平滑抵抗）と、第1電極がトランジスタ $Tr22$ のエミッタ電極に接続された平滑抵抗 $R18$ （第2の平滑抵抗）と、第1電極が平滑抵抗 $R17$ の第2電極に接続され、第2電極が平滑抵抗 $R18$ の第2電極に接続された平滑コンデンサ $C11$ とを有する。平滑コンデンサ $C11$ の第1電極を正相検出端子 D とし、第2電極を逆相検出端子 rD とする。正相検出端子 D には差動増幅回路44の正相平均直流電圧が現れ、逆相検出端子 rD には、差動増幅回路44の逆相平均直流電圧が現れる。ここで、トランジスタ $Tr21$ と $Tr22$ の電気的特性、および定電流源 $ID18$ と $ID19$ の電気的特性は、それぞれ同じであるものとする。また平滑抵抗 $R17$ と平滑抵抗 $R18$ の抵抗値は等しいものとする。

【0040】直流補償回路52は、ベース電極が正相検出端子 D に接続され、コレクタ電極が正相出力端子 $P1$ に接続された npn 型トランジスタ $Tr23$ （第3のトランジスタ）と、トランジスタ $Tr23$ と差動対をなし、ベース電極が逆相検出端子 rD に接続され、コレクタ電極が逆相出力端子 $rP1$ に接続された npn 型トランジスタ $Tr24$ （第4のトランジスタ）と、トランジスタ $Tr23$ および $Tr24$ の共通エミッタ電極と定電圧源 VEE との間に設けられた定電流源 $ID20$ （第

3の定電流源）とを有する。トランジスタ $Tr23$ と $Tr24$ は、正相検出端子 D と逆相検出端子 rD の差分電圧、すなわち最終段の差動増幅回路44の正相平均直流電圧と逆相平均直流電圧との差分電圧に応じて、初段の差動増幅回路41の負荷抵抗に流れる直流電流を可変する。

【0041】次に、図3のリミッタ増幅器の動作を説明する。図3において、差動増幅回路41の正相平均直流電圧（正相出力端子 $P1$ の平均直流電圧）を $Vp1$ 、差動増幅回路41の逆相平均直流電圧（逆相出力端子 $rP1$ の平均直流電圧）を $Vrp1$ 、差動増幅回路44の正相平均直流電圧（正相出力端子 $P4$ の平均直流電圧）を $Vp4$ 、差動増幅回路44の逆相平均直流電圧（出力端子 $rP4$ の平均直流電圧）を $Vrp4$ とし、正相検出端子 D の端子電圧を Vd 、逆相検出端子 rD の端子電圧を Vrd とする。トランジスタ $Tr23$ に流れる正相補償電流を Ic 、トランジスタ $Tr24$ に流れる逆相補償電流を Irc とする。またトランジスタ $Tr13$ 、 $Tr14$ 、 $Tr19 \sim Tr22$ のベース-エミッタ間の降下電圧をともに Vbe とする。

【0042】図3において、正弦波の差動信号が差動入力端子 IN および rIN に入力されると、差動増幅回路41はこれを増幅して差動出力端子 $P1$ および $rP1$ に出力する。この差動増幅信号は、出力回路42を介して差動増幅回路43および差動増幅回路44でさらに増幅され、差動出力端子 $P4$ 、 $rP4$ に出力される。この正相増幅信号を $vp4$ とすると、正相出力端子 $P4$ の端子電圧は $Vp4 + vp4$ 、逆相出力端子 $rP4$ の端子電圧は $Vrp4 - vp4$ となる。このとき、差動対をなしているトランジスタ $Tr11$ と $Tr12$ 、 $Tr15$ と $Tr16$ 、 $Tr17$ と $Tr18$ のいずれかの電気的特性が整合していないと直流オフセット電圧が発生し、これを補償しないと $Vp4$ と $Vrp4$ は等しくならない。この $Vp4$ と $Vrp4$ のずれは、オフセット電圧補償部32によって補償される。

【0043】オフセット電圧補償部32において、平滑回路51は、上記の正相平均直流電圧 $Vp4$ および逆相平均直流電圧 $Vrp4$ を検出する。すなわち、上記の正相増幅信号 $Vp4 + vp4$ は、平滑抵抗 $R17$ および平滑コンデンサ $C11$ により平滑され、正相検出電圧 Vd は $Vp4 - Vbe$ となる。また上記の逆相増幅信号 $Vrp4 - vp4$ は、平滑抵抗 $R18$ および平滑コンデンサ $C11$ により平滑され、逆相検出電圧 Vrd は $Vrp4 - Vbe$ となる。

【0044】直流補償回路52は、正相平均直流電圧 $Vp4$ と逆相平均直流電圧 $Vrp4$ が等しくなるように、補償電流 Ic および Irc を調整し、直流オフセット電圧を補償する。すなわち、 $Vp4 > Vrp4$ の場合には、 $Vd > Vrd$ となるので、正相補償電流 Ic を増加させて正相平均直流電圧 $Vp1$ を降下させ、また逆相補

償電流 I_{rc} を減少させて逆相平均直流電圧 V_{rp1} を上昇させる。これにより、 V_{p4} が降下し、 V_{rp4} が上昇して、 V_{p4} と V_{rp4} は等しくなる。また逆に $V_{p4} < V_{rp4}$ の場合には、 $V_d < V_{rd}$ となるので、 I_c を減少させて V_{p1} を上昇させ、また I_{rc} を増加させて V_{rp} を降下させて、 V_p と V_{rp} を等しくさせる。尚、トランジスタ Tr_{23} と Tr_{24} の電気的特性は必ずしも整合している必要はない。以上の直流電圧補償により、出力回路45の差動出力端子OUT、rOUTからは平均直流電圧が等しい差動増幅信号が出力される。

【0045】このように第3の実施形態によれば、平滑回路51により最終段の差動増幅回路44の正相平均直流電圧 V_{p4} および逆相平均直流電圧 V_{rp4} を検出し、直流補償回路52により V_{p4} と V_{rp4} の差分電圧に応じて初段の差動増幅回路41の負荷抵抗に流す直流電流を差動調整することにより、外来雑音の影響を受けることなく、かつ低周波数側に制限を受けることなく高精度に直流オフセット電圧を補償することができる。さらに上記第2の実施形態に比べて回路規模が大幅に削減できるため、低消費電力化が可能となる。

【0046】尚、図3には差動増幅回路の従属接続段数が3段の場合を示したが、従属接続段数はこれに限定されない。また図3に示すリミッタ回路をさらに多段従属接続して良い。例えば、差動増幅回路の従属接続段数が10段であり、初段から第3段までの差動増幅回路と、第4段から最終段までの差動増幅回路に、別々にオフセット電圧補償部を設けた構成としても良い。

【0047】

【発明の効果】以上説明したように、本発明の差動増幅器によれば、平滑回路により正相平均直流電圧および逆相平均直流電圧を検出し、直流補償回路により2つの平均直流電圧が等しくなるように、正相出力端子および逆相出力端子から引き込む直流電流あるいはこれらの端子に流し込む直流電流を調整することにより、外来雑音の影響を受けることなく高精度に直流オフセット電圧を補償することができるという効果がある。

【0048】また本発明の差動増幅器を多段従属接続したリミッタ増幅器によれば、外来雑音の影響を受けることなく、かつ低周波数側に制限を受けることなく直流オフセット電圧を高精度に補償することができるという効果がある。

【0049】また本発明の請求項4または5に記載のリミッタ増幅器によれば、平滑回路により最終段の差動増幅回路の正相平均直流電圧および逆相平均直流電圧を検出し、直流補償回路によりこの2つの平均直流電圧が等しくなるように初段の差動増幅回路の正相出力端子および逆相出力端子から引き込む直流電流あるいはこれらの端子に流し込む直流電流を調整することにより、外来雑音の影響を受けることなく、かつ低周波数側に制限を受けることなく高精度に直流オフセット電圧を補償することができ、さらに上記の差動増幅器を多段従属接続したリミッタ増幅器に比べて回路規模を大幅に削減できるため、低消費電力化が可能となるという効果がある。

【図面の簡単な説明】

【図1】本発明の第1の実施形態を示す差動増幅器の回路図である。

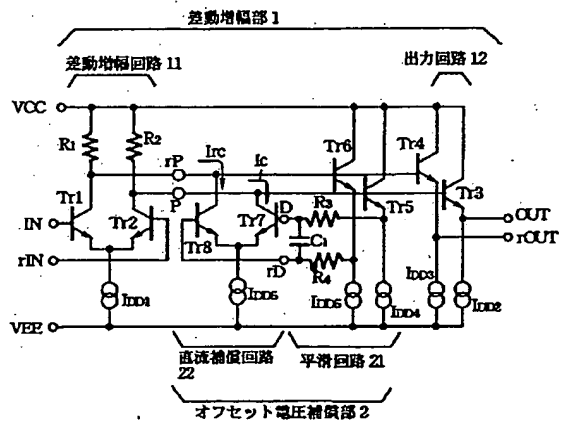
【図2】本発明の第2の実施形態を示す差動増幅型のリミッタ増幅器の回路図である。

【図3】本発明の第3の実施形態を示す差動増幅型のリミッタ増幅器の回路図である。

【符号の説明】

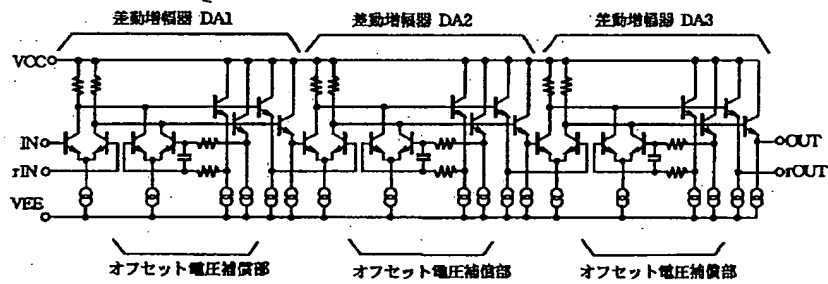
1、31 差動増幅部、2、32 オフセット電圧補償部、11、41、43、44 差動増幅回路、12、42、45 出力回路、21、51 平滑回路、22、52 直流補償回路、DA1~DA3 差動増幅器、IN 正相入力端子、rIN 逆相入力端子、OUT、P、P1~P4 正相出力端子、rOUT、rP、rP1~rP4 逆相出力端子、Tr1~Tr8、Tr11~Tr24 npn型トランジスタ、R1~R4、R11~R18 抵抗、C1、C11 平滑コンデンサ、D 正相検出端子、rD 逆相検出端子、IDD1~IDD6、IDD11~IDD20 定電流源、VCC、VEE 定電圧源、Ic 正相補償電流、Irc 逆相補償電流

【図1】



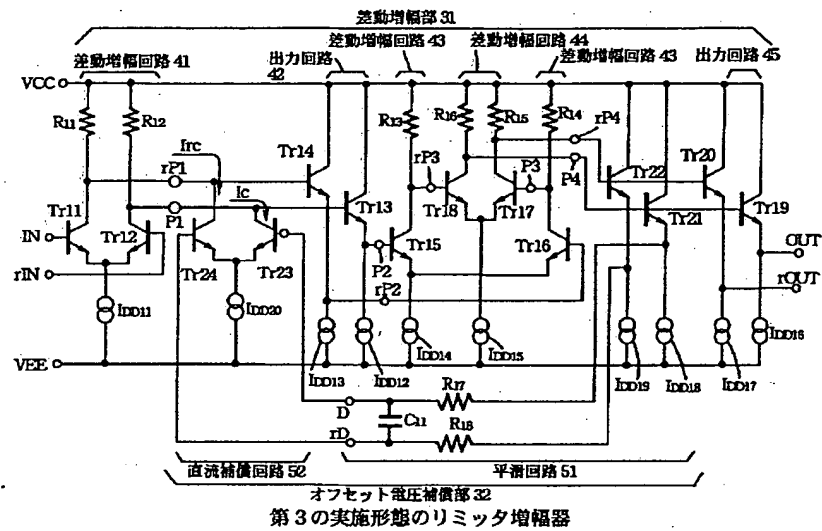
第1の実施形態の差動増幅器

【図2】



第2の実施形態のリミッタ増幅器

【図3】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☐ **FADED TEXT OR DRAWING**

☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.